

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-299523

(43)Date of publication of application : 11.10.2002

(51)Int.Cl.

H01L 23/29

H01L 23/31

H01L 21/56

H01L 23/12

(21)Application number : 2001-101840

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 30.03.2001

(72)Inventor : FUNAKURA HIROSHI

HOSOMI HIDEKAZU

KOSHIO YASUHIRO

OIDA MITSURU

NAGAOKA TETSUYA

NAGANO JUNYA

KUROSU ATSUSHI

YAMAGATA OSATAKE

KAWAI KAORU

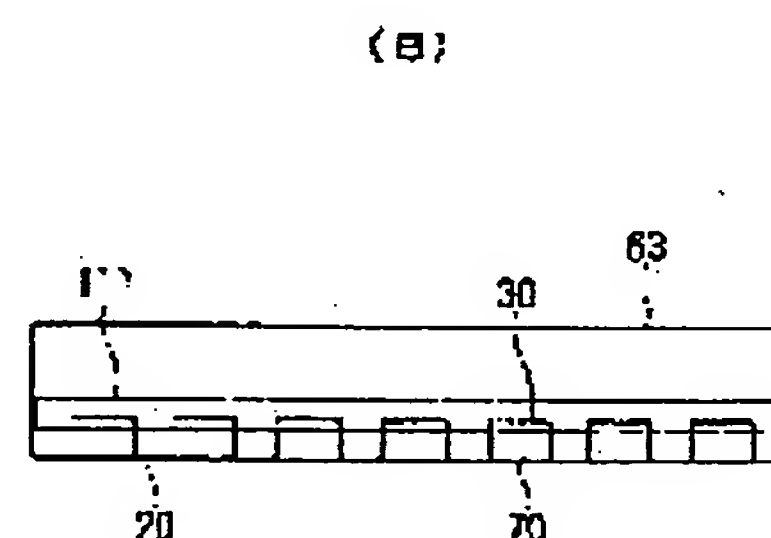
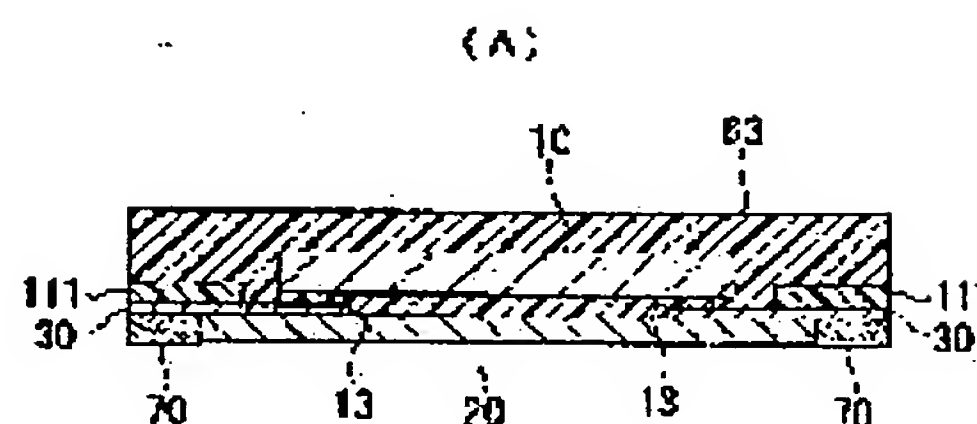
FUKUDA MASATOSHI

(54) SEMICONDUCTOR PACKAGE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve connection reliability of both the ILB and OLB of a semiconductor package.

SOLUTION: The semiconductor package is provided with a package substrate 20 on which mounting terminals 70 and wiring layers 30 are formed, a semiconductor chip 10 mounted on the substrate 20 and electrically connected to the wiring layers 30, and low-elasticity resin layers 111 formed on the package substrate 20 and wiring layers 30. The package is also provided with a molded resin layer 63 sealing the wiring layers 30, the package substrate 20, the semiconductor chip 10, ILB sections 13, and the resin layers 111. The modulus of elasticity E of the low-elasticity resin layers 111 is smaller than that E of the molded resin layer 63.



LEGAL STATUS

[Date of request for examination]

14.07.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2002-299523
(P2002-299523A)

(43)公開日 平成14年10月11日(2002.10.11)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト(参考)
H 0 1 L	23/29	H 0 1 L 21/56	E 4 M 1 0 9
	23/31	23/30	B 5 F 0 6 1
	21/56	23/12	L
	23/12		

審査請求 未請求 請求項の数4 O L (全 9 頁)

(21)出願番号 特願2001-101840(P2001-101840)

(22)出願日 平成13年3月30日(2001.3.30)

(71)出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72)発明者 ▲船▼倉 寛

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内

(74)代理人 100083806

弁理士 三好 秀和 (外7名)

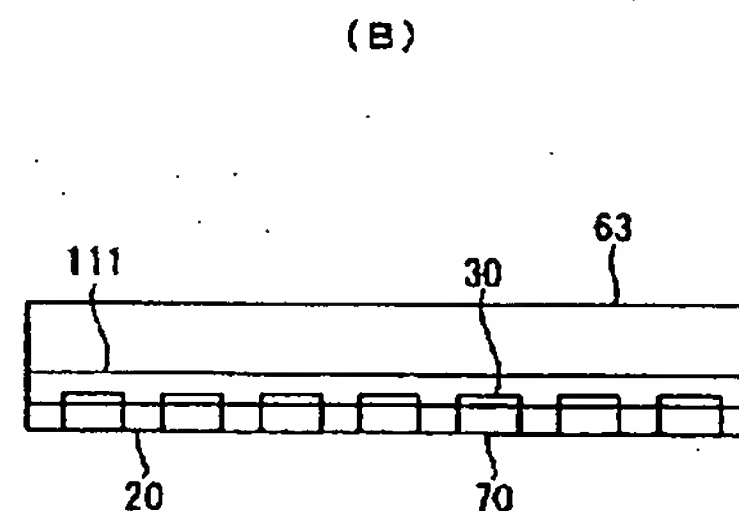
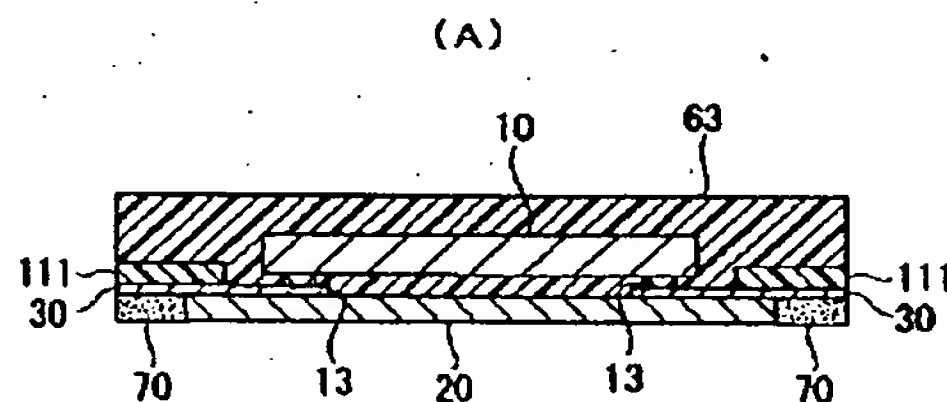
最終頁に続く

(54)【発明の名称】 半導体パッケージ

(57)【要約】

【課題】 半導体パッケージの I L B および O L B 双方の接続信頼性を向上させる。

【解決手段】 実装端子70および配線層30が形成されたパッケージ基材20と、パッケージ基材20上に搭載され、かつ配線層30と電氣的に接続された半導体チップ10と、パッケージ基材20および配線層30上に形成された低弾性樹脂層111と、配線層30、パッケージ基材20、半導体チップ10、I L B 部13および低弾性樹脂層111を封止するモールド樹脂層63と、を備え、低弾性樹脂層111の弾性率Eがモールド樹脂層63の弾性率Eよりも小さい。



【特許請求の範囲】

【請求項1】実装端子および配線層が形成されたパッケージ基材と、

前記パッケージ基材上に搭載され、かつ前記配線層と電氣的に接続された半導体チップと、

前記パッケージ基材および前記配線層上に形成された低弾性樹脂層と、

前記配線層、前記パッケージ基材、前記半導体チップ、前記配線層と前記半導体チップとの電氣的接続部および前記低弾性樹脂層を封止するモールド樹脂層と、を備え、

前記低弾性樹脂層の弾性率が前記モールド樹脂層の弾性率よりも小さいことを特徴とする半導体パッケージ。

【請求項2】実装端子および配線層が形成されたパッケージ基材と、

前記パッケージ基材上に搭載され、かつ前記配線層と電氣的に接続された半導体チップと、

前記実装端子上に位置する前記配線層上面にのみ形成された低弾性樹脂層と、

前記配線層、前記パッケージ基材、前記半導体チップ、前記配線層と前記半導体チップとの電氣的接続部および前記低弾性樹脂層を封止するモールド樹脂層と、を備え、

前記低弾性樹脂層の弾性率が前記モールド樹脂層の弾性率よりも小さいことを特徴とする半導体パッケージ。

【請求項3】前記配線層と前記半導体チップとの電氣的接続部が、モールド樹脂層によってではなく、アンダーフィル樹脂層によって封止されていることを特徴とする請求項1または2記載の半導体パッケージ。

【請求項4】前記低弾性樹脂層が少なくとも最大ひずみが発生する前記実装端子上に位置する配線層上に形成されることを特徴とする請求項1から3記載の半導体パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体パッケージに関し、特にILBおよびOLB双方の接続信頼性を向上する技術に関する。

【0002】

【従来の技術】図9は、従来の半導体パッケージであって、アンダーフィル樹脂によって半導体チップと配線層との接続部を封止するパッケージの断面図である。

(A)はパッケージ単体を示し、(B)は実装状態を示す。

【0003】図9(A)および(B)に示すように、パッケージ基材20上に形成される配線層30と半導体チップ10との接合部分であるILB(インナーリードボンディング)部13は、アンダーフィル樹脂40によって封止されている。そして、アンダーフィル樹脂40は、パッケージ端まで伸びている。

【0004】また、図9(B)に示すように、半導体パッケージは半田75によって実装基板80に実装される。

【0005】図10は、図9に示した半導体パッケージの製造方法を説明するための図である。

【0006】まず、ILB部13、配線層30および実装端子70を有するパッケージ基材20上にアンダーフィル樹脂層40を設ける(図10(A))。

【0007】次に、半導体チップ10を載置し、この半導体チップ10の各電極端子と配線層30とを接合する(図10(B))。

【0008】さらに、半導体チップ10およびアンダーフィル樹脂40を、モールド樹脂層60によって封止する(図10(C))。

【0009】図11は、従来の半導体パッケージであって、アンダーフィル樹脂を用いることなくモールド樹脂によって半導体チップと配線層との接続部を封止するパッケージの断面図である。(A)はパッケージ単体を示し、(B)は実装状態を示す。図11に示す半導体パッケージは、半導体チップと配線層との接続部(ILB部)13をアンダーフィル樹脂ではなく、モールド樹脂によって封止している点で、図9に示した半導体パッケージと相違する。

【0010】図12は、図11に示した半導体パッケージの製造方法を説明するための図である。

【0011】ILB部13、配線層30、ILB部13および実装端子70を有するパッケージ基材20上にアンダーフィル樹脂層を設けることなく(図12

(A))、半導体チップ10を載置し、この半導体チップ10の各電極端子と配線層30とを接合する(図12(B))。

【0012】そして、半導体チップ10、パッケージ基材20、配線層30およびILB部13を、モールド樹脂層60によって封止する(図12(C))。

【0013】

【発明が解決しようとする課題】図9に示したパッケージ構造に用いられるアンダーフィル樹脂40には、以下のような3つの特性が要求される。

【0014】(1)ILBを一括封止するためには、流動性が高くなければならない、(2)ILBの接続信頼性を高めるためには、熱膨張係数 α が低くなければならない、(3)OLB(アウターリードボンディング)の接続信頼性を向上させるためには、弾性率Eが低い(やわらかい)ものでなければならない。

【0015】一般的に、熱膨張係数 α が低い樹脂は弾性率Eが高く、一方、熱膨張係数 α が高い樹脂は弾性率Eが低い。熱膨張係数 α が低く、かつ弾性率Eが低い樹脂(例えば、NCF等)も存在するが、そのような樹脂は高価である。

【0016】つまり、アンダーフィル樹脂を用いるパッ

ケースの場合、(1) 熱膨張係数 α は低い、弾性率Eは高い樹脂をアンダーフィル樹脂層に用いると、ILBの接続信頼性は向上するが、OLBの接続信頼性は低下してしまう、(2) 一方、熱膨張係数 α は高い、弾性率Eは低い樹脂をアンダーフィル樹脂層に用いると、OLBの接続信頼性は向上するが、ILBの接続信頼性は低下してしまう、(3) そして、いずれの特性についても高い水準を満たそうとしたら、NCF (No Conductive Film) 等の高価な樹脂を使用せざるを得ないため、コスト高になってしまう、という問題が生じる。

【0017】また、図11に示したパッケージ構造の場合、(1) アンダーフィル樹脂を用いないから工程面、材料面にて低コスト、(2) モールド樹脂は一般的に熱膨張係数 α が低いためILB部分の接続信頼性が高い、というメリットがあるが、(3) モールド樹脂は弾性率Eが高い(硬い)ためOLBの接続信頼性が低い、というデメリットがある。このようなデメリットが生じるのは、実装端子70上のモールド樹脂層60の弾性率が高く、OLB部分に歪みが集中するためである。そして、パッケージサイズが大きくなると接続信頼性がかなり低くなるため、大型パッケージには使用できない。

【0018】さらに、ダイシングによって各パッケージを個片化する際に、パッケージ端面の配線層30とモールド樹脂層60との界面が剥離してしまうという問題も生じる。

【0019】つまり、アンダーフィル樹脂を用いないパッケージの場合、(1) OLBの接続信頼性が低下する、(2) ダイシングの際に、パッケージ端面に剥離が生じる、といった問題が生じる。

【0020】

【課題を解決するための手段】本発明の半導体パッケージの特徴は、実装端子および配線層が形成されたパッケージ基材と、前記パッケージ基材上に搭載され、かつ前記配線層と電気的に接続された半導体チップと、前記パッケージ基材および前記配線層上に形成された低弾性樹脂層と、前記配線層、前記パッケージ基材、前記半導体チップ、前記配線層と前記半導体チップとの電気的接続部および前記低弾性樹脂層を封止するモールド樹脂層と、を備え、前記低弾性樹脂層の弾性率Eが前記モールド樹脂層の弾性率Eよりも小さいことにある。

【0021】パッケージ基材としては、ポリイミド、ガラスエポキシ基板などを使用することができる。

【0022】配線層には、銅、金などからなる配線層が含まれる。

【0023】半導体チップと配線層との電気的接続方法には、フリップチップ(フェイスダウンボンディング)法、ワイヤボンディング法などが含まれる。

【0024】低弾性樹脂には、エポキシ系熱硬化樹脂、アクリル系熱硬化樹脂などが含まれる。低弾性樹脂は、例えば、 -55°C のときに、熱膨張係数 α が $30\sim10$

0 ppm であり、弾性率Eが $1\sim6\text{ GPa}$ であることが好ましい。

【0025】モールド樹脂には、エポキシ系熱硬化樹脂、ビフィニル系熱硬化樹脂などが含まれる。モールド樹脂は、例えば、 -55°C のときに、熱膨張係数 α が $10\sim18\text{ ppm}$ であり、弾性率Eが $10\sim20\text{ GPa}$ であることが好ましい。

【0026】低弾性樹脂層は、配線層上にのみ設けても良く、また配線層およびパッケージ基材上に設けても良い。

【0027】また、半導体チップと配線層との接続部は、モールド樹脂の代わりに、アンダーフィル樹脂によって封止しても良い。アンダーフィル樹脂には、NCFなどが含まれる。アンダーフィル樹脂は、例えば -55°C のときに、熱膨張係数 α が $30\sim80\text{ ppm}$ であり、弾性率Eが $1\sim5\text{ GPa}$ であることが好ましい。

【0028】また、低弾性樹脂層は、少なくとも最大ひずみが発生する実装端子上に位置する配線層上に形成することが好ましい。

【0029】さらに、実装端子は必ずしも半導体パッケージの端部に設けなくても良い。

【0030】本発明の特徴によれば、(1) 実装端子上に低弾性樹脂(やわらかい樹脂)層を形成することによって、OLBの接続信頼性が高くなり、(2) 実装端子上に低弾性樹脂層を形成することによって、モールド樹脂層とパッケージ基材との界面が剥離しにくくなる、という効果が得られる。

【0031】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。

【0032】(第1実施形態)図1は、本発明の第1実施形態に係る半導体パッケージの断面図及び側面図である。(A)が断面図を示し、(B)が側面図を示す。

【0033】図1(A)に示すように、第1実施形態にかかる半導体パッケージは、(1) 実装端子70および配線層30が形成されたパッケージ基材20と、(2) パッケージ基材20上に搭載され、かつ配線層30と電気的に接続された半導体チップ10と、(3) パッケージ基材20および配線層30上に形成された低弾性樹脂層111と、(4) 配線層30、パッケージ基材20、半導体チップ10、配線層30と半導体チップ10との電気的接続部(ILB部)13および低弾性樹脂層111を封止するモールド樹脂層63と、を備える。

【0034】低弾性樹脂層111の弾性率Eは、モールド樹脂層63の弾性率Eよりも小さい。例えば、モールド樹脂層63の弾性率Eは -65°C のとき 20 GPa とし、低弾性樹脂層111の弾性率Eは -65°C のとき 1.9 GPa とする。また、モールド樹脂層63の熱膨張係数 α は 15 ppm とする。

【0035】配線層30は、銅からなる。半導体チップ

10と配線層30との電氣的接続はフリップチップ接続によって行う。

【0036】図1(B)に示すように、第1実施形態にかかる半導体パッケージでは、配線層30上だけでなく、パッケージ基材20上にも低弾性樹脂層111が形成される。モールド樹脂層63は、低弾性樹脂層111上に形成され、パッケージ基材20には接していない。

【0037】図2は、図1の半導体パッケージを実装基板に実装した状態を示す断面図である。図2に示すように、図1の半導体パッケージを半田75を用いて実装基板80に実装する。

【0038】図3は、図1の半導体パッケージの製造方法を説明するための断面図である。

【0039】まず、実装端子70を有するパッケージ基材20上に配線層30を設け、さらに配線層30上にILB部13および低弾性樹脂層111をそれぞれ設ける(図3(A))。

【0040】低弾性樹脂層111は、ペースト状の低弾性樹脂を使用する場合はディスペンサーによる塗布によって、フィルム状の低弾性樹脂を使用する場合は打ち抜き貼り付けによって、形成する。

【0041】次に、半導体チップ10を載置し、この半導体チップ10の各電極端子と配線層30とを接合する(図3(B))。

【0042】さらに、半導体チップ10、パッケージ基材20、配線層30、ILB部13および低弾性樹脂層111を、モールド樹脂層63によって封止する(図3(C))。

【0043】第1実施形態の半導体パッケージは、

(1) 熱膨張係数 α が低いモールド樹脂によってILB部分を封止することにより、ILB部分の接続信頼性が高くなり、(2) 実装端子上に低弾性樹脂(やわらかい樹脂)層を形成することによって、OLBの接続信頼性が向上し、(3) 実装端子上に低弾性樹脂層を形成することによって、モールド樹脂層とパッケージ基材との界面が剥離しなくなり、(4) モールド樹脂層によって封止し、アンダーフィル樹脂を使用していないため、アンダーフィルの材料費分のコストが低減され、(5) 低弾性樹脂層に使用される樹脂は、実装端子部分のみを接合すればよいので、弾性率Eが低くかつ熱膨張係数が高い低価格な樹脂で良い。つまり、高価格なアンダーフィル樹脂等を使用する必要がないので、コストを抑制することができる、といった効果が得られる。

【0044】(第2実施形態)図4は、本発明の第2実施形態に係る半導体パッケージの断面図及び側面図である。(A)が断面図を示し、(B)が側面図を示す。

【0045】重複説明を避けるために、第1実施形態に係る半導体パッケージとの共通点については説明を省略し、相違点についてのみ説明する。

【0046】第2実施形態に係る半導体パッケージにお

いては、弾性樹脂層113は、金属配線層30とモールド樹脂層65との間にのみ設けられている。

【0047】つまり、図4(B)に示すように、低弾性樹脂層113は、配線層30の上方にのみ形成される。このため、配線層30が設けられていない箇所では、モールド樹脂層65とパッケージ基材20とが接している。

【0048】第2実施形態においても、第1実施形態と同様の効果を得ることができる。さらに、第2実施形態においては、低弾性樹脂の使用量を削減することが可能となる。低弾性樹脂の使用量を減らすことによって、低コスト化を図ることができる。なお、モールド注入方法から第1実施形態の場合も、第2実施形態の場合もモールド樹脂の使用量は同じである。

【0049】(第3実施形態)図5は本発明の第3実施形態に係る半導体パッケージの断面図および側面図である。(A)が断面図を示し、(B)が側面図を示す。

【0050】重複説明を避けるために、第1実施形態に係る半導体パッケージとの共通点については説明を省略し、相違点についてのみ説明する。

【0051】図5(A)に示すように、配線層30と半導体チップ10との接合部分であるILB部13は、アンダーフィル樹脂131によって封止されている。

【0052】つまり、第1および第2実施形態においては、配線層30と半導体チップ10との電氣的接合部(ILB部)13をモールド樹脂層によって封止したが、第3実施形態においては当該接合部分をアンダーフィル樹脂によって封止している。

【0053】図5(B)に示すように、第1実施形態と同様に、配線層30上のみならず、パッケージ基材20上にも低弾性樹脂層111が形成される。

【0054】図6は、図5の半導体パッケージの製造方法を説明するための断面図である。

【0055】まず、実装端子70を有するパッケージ基材20上に配線層30を設け、配線層30上にILB部13および低弾性樹脂層111を設け、またパッケージ基材20および配線層30上にアンダーフィル樹脂層131を設ける(図6(A))。低弾性樹脂層111は、ペースト状の低弾性樹脂を使用する場合はディスペンサーによる塗布によって、フィルム状の低弾性樹脂を使用する場合は打ち抜き貼り付けによって、形成する。アンダーフィル樹脂層131も、低弾性樹脂層111と同様に形成する。

【0056】次に、半導体チップ10を載置し、この半導体チップ10の各電極端子と配線層30とを接合する(図3(B))。

【0057】さらに、半導体チップ10、配線層30、低弾性樹脂層111、ILB部13およびアンダーフィル樹脂層131を、モールド樹脂層67によって封止する(図3(C))。

【0058】第3実施形態の半導体パッケージは、

(1) 実装端子上に低弾性樹脂（やわらかい樹脂）層を形成することによって、OLBの接続信頼性が向上し、

(2) 実装端子上に低弾性樹脂層を形成することによって、モールド樹脂層が剥離しなくなるという第1および第2実施形態と同様の効果を有する。

【0059】(3) ILB部分をモールド樹脂にて封止する第1および第2実施形態では、ILB接続工程から樹脂封止工程までの間の搬送時にILB部分がダメージを受ける可能性がある。一方、アンダーフィル樹脂によってILB部分を封止することにより、そのようなダメージを受ける可能性を低くすることができるという効果を有する。

【0060】(第4実施形態) 図7は本発明の第4実施形態に係る半導体パッケージの断面図および底面図である。(A)が断面図を示し、(B)が底面図を示す。なお(C)は実装端子の配置位置の他の例を示す底面図である。第4実施形態は、実装端子部分がエリアタイプとなっているものである。

【0061】重複説明を避けるために、第1実施形態に係る半導体パッケージとの共通点については説明を省略し、相違点についてのみ説明する。

【0062】図7(A)および(B)に示すように、第4実施形態においては、パッケージ基材20の周辺部に実装端子70が設けられているだけでなく、内側にも実装端子72が同心円状に並べて設けられている。

【0063】また、図7(C)に示すように、パッケージ基材20の周辺よりも少し内側に実装端子74を設け、さらにその内側に実装端子76を四角形状に並べて設けても良い。

【0064】第4実施形態においても、第1実施形態と同様の効果を得ることができる。

【0065】(第5実施形態) 図8は、本発明の第5実施形態に係る半導体パッケージの断面図である。第5実施形態は、半導体チップ10と配線層30とがワイヤ15によって接続されている。

【0066】第5実施形態においても、第1実施形態と同様の効果を得ることができる。なお、図8は、実装端子70、72がエリアタイプとなっているが、本発明をワイヤボンディングタイプに適用する場合に、実装端子がエリアタイプでなければならないということを意味するものではない。

【0067】

【発明の効果】本発明によれば、(1) 実装端子上に低弾性樹脂（やわらかい樹脂）層を形成することによって、OLBの接続信頼性が向上し、(2) 実装端子上に低弾性樹脂層を形成することによって、モールド樹脂層が剥離しなくなる、という効果が得られる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る半導体パッケージの断面図及び側面図である。

【図2】図1の半導体パッケージを実装基板に実装した状態を示す断面図である。

【図3】図1の半導体パッケージの製造方法を説明するための断面図である。

【図4】本発明の第2実施形態に係る半導体パッケージの断面図及び側面図である。

【図5】本発明の第3実施形態に係る半導体パッケージの断面図および側面図である。

【図6】図5の半導体パッケージの製造方法を説明するための断面図である。

【図7】本発明の第4実施形態に係る半導体パッケージの断面図および底面図である。

【図8】本発明の第5実施形態に係る半導体パッケージの断面図である。

【図9】従来の半導体パッケージであって、アンダーフィル樹脂によって半導体チップと配線層との接続部を封止するパッケージの断面図である。

【図10】図9に示した半導体パッケージの製造方法を説明するための図である。

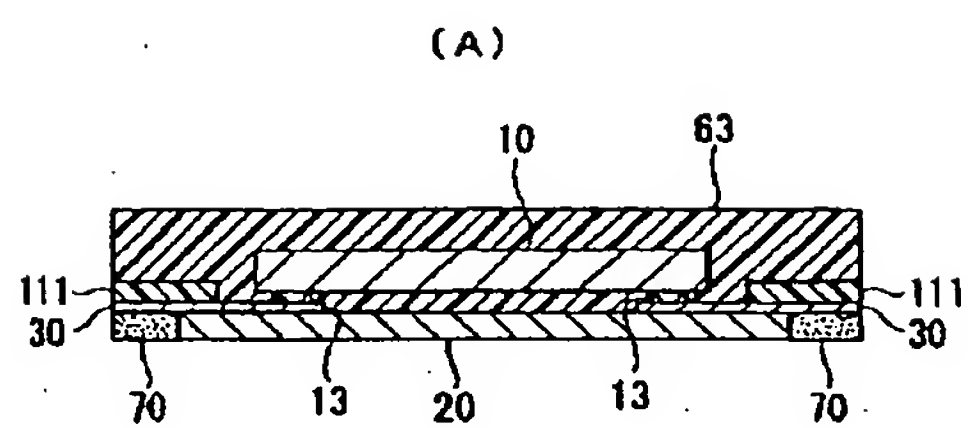
【図11】従来の半導体パッケージであって、アンダーフィル樹脂を用いることなくモールド樹脂によって半導体チップと配線層との接続部を封止するパッケージの断面図である。

【図12】図11に示した半導体パッケージの製造方法を説明するための図である。

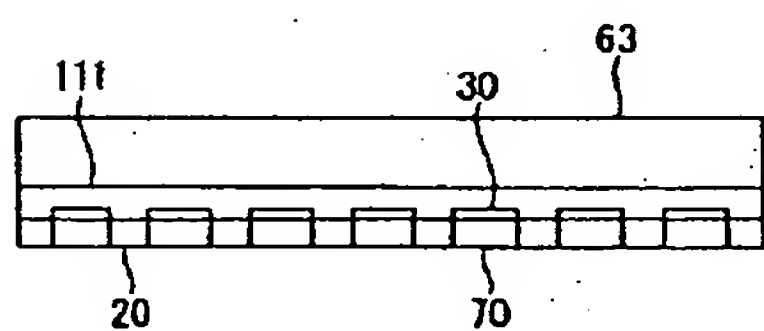
【符号の説明】

- 10 半導体チップ
- 13 ILB部
- 20 パッケージ基材
- 30 配線層
- 63 モールド樹脂層
- 70 実装端子
- 111 低弾性樹脂層

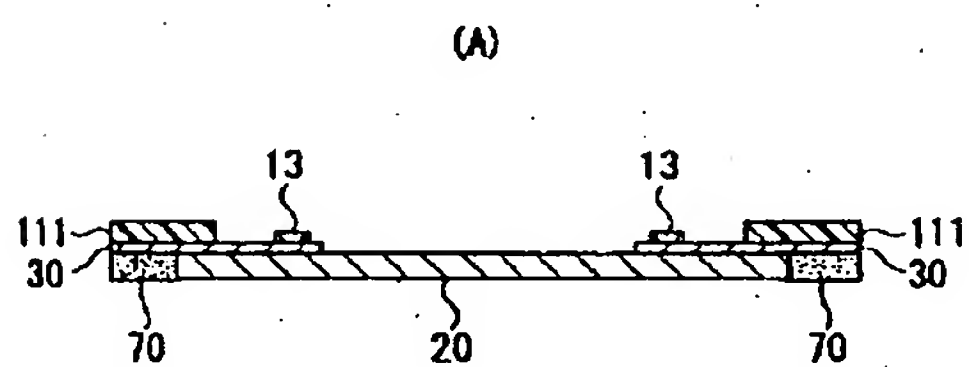
【図1】



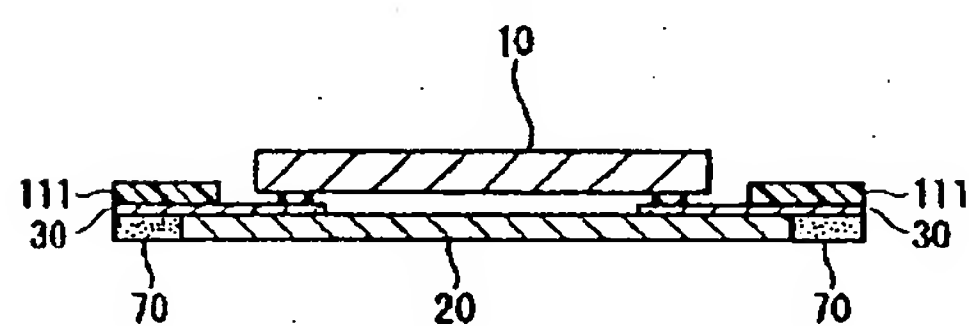
(B)



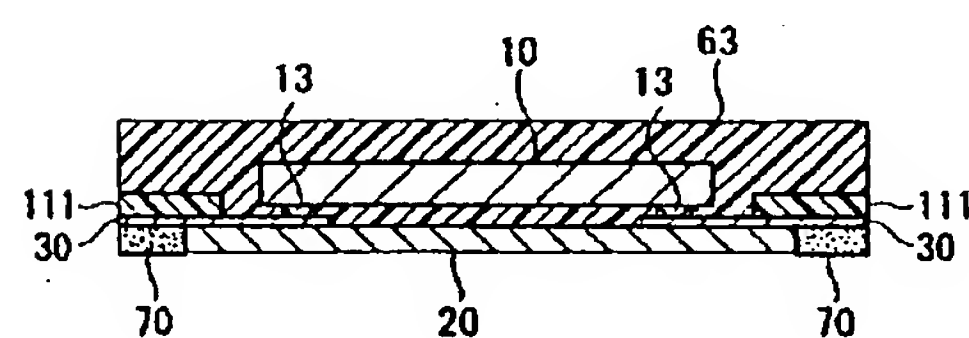
【図3】



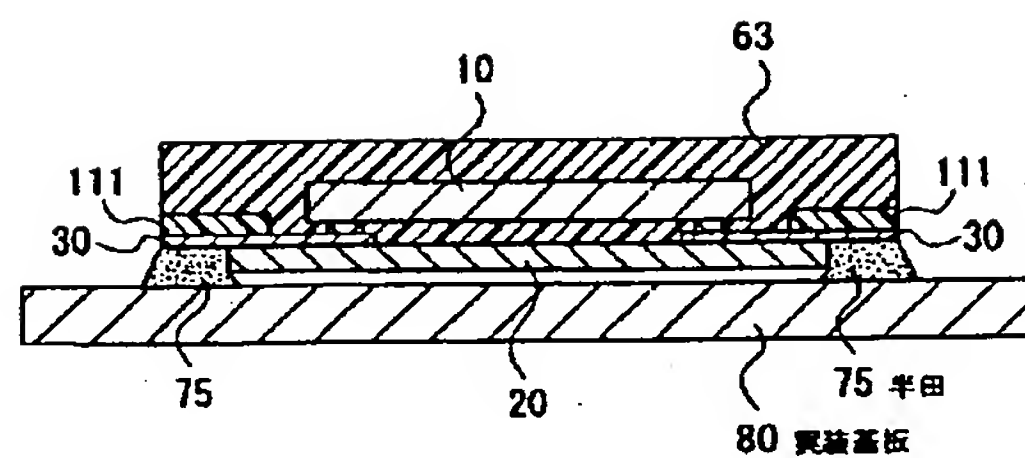
(B)



(C)

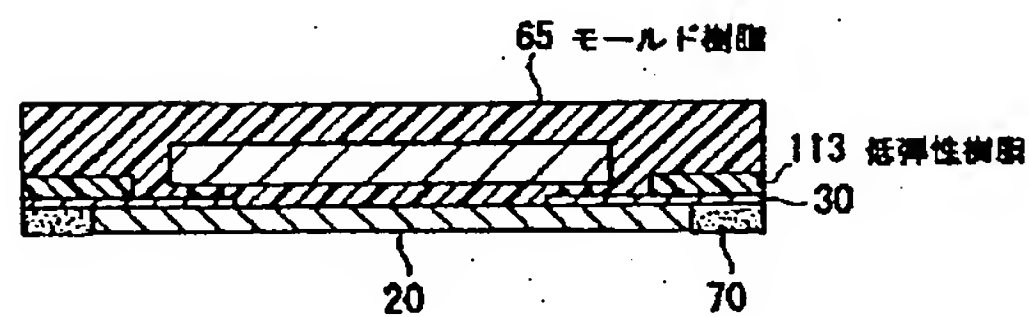


【図2】

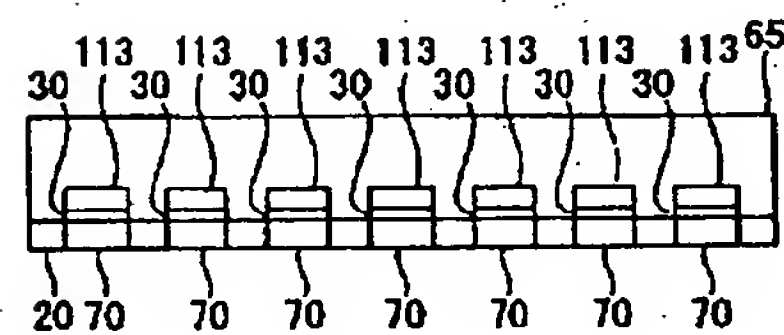


【図4】

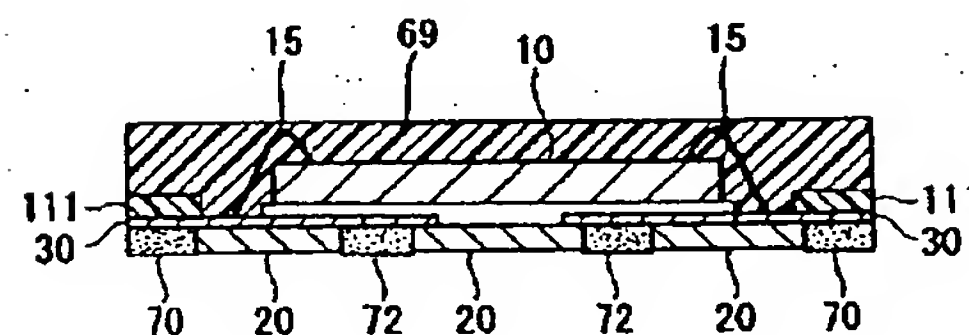
(A)



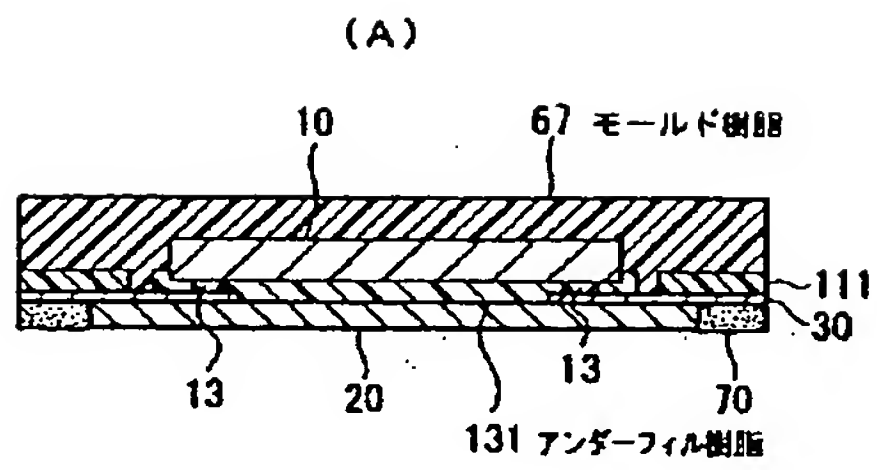
(B)



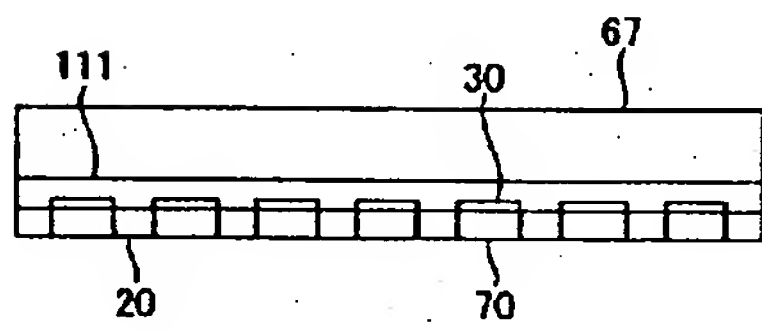
【図8】



【図5】

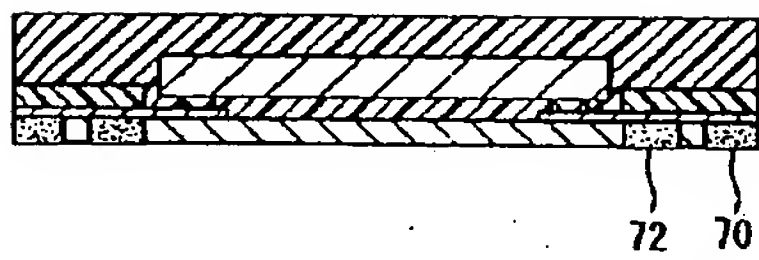


(B)

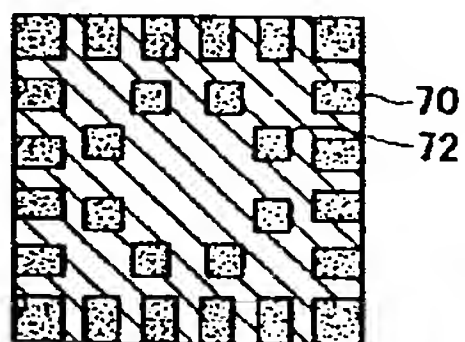


【図7】

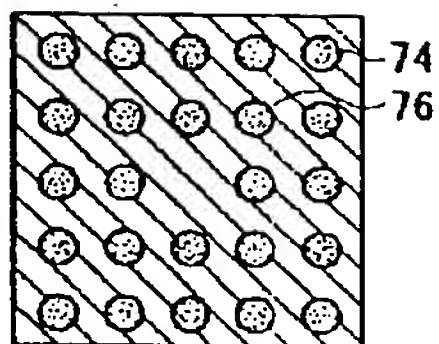
(A)



(B)

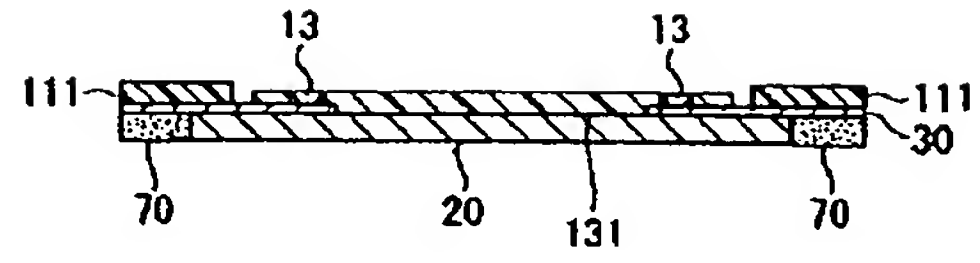


(C)

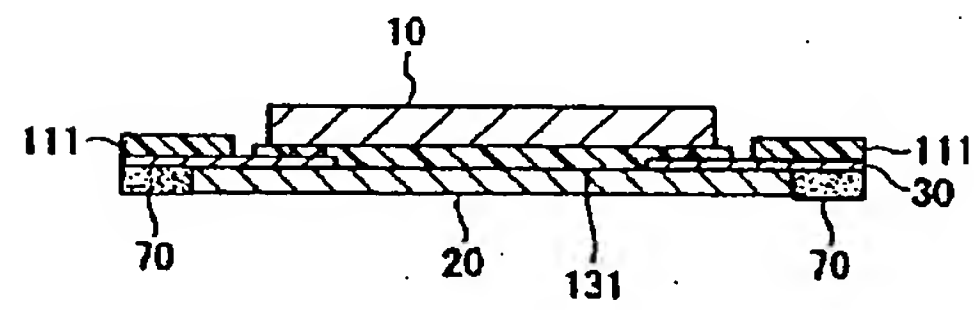


【図6】

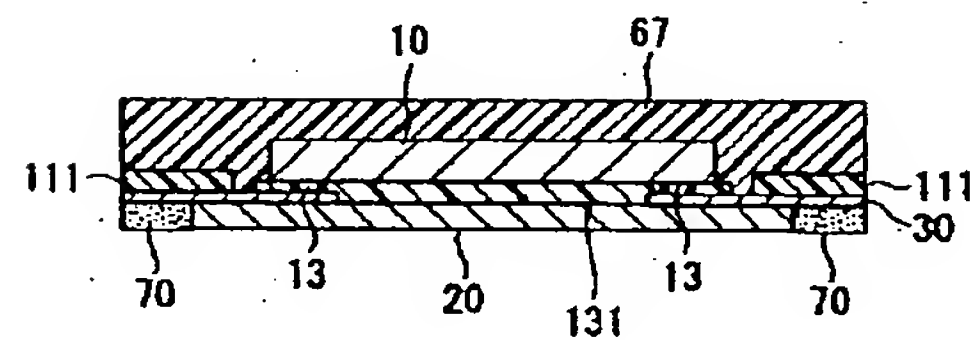
(A)



(B)

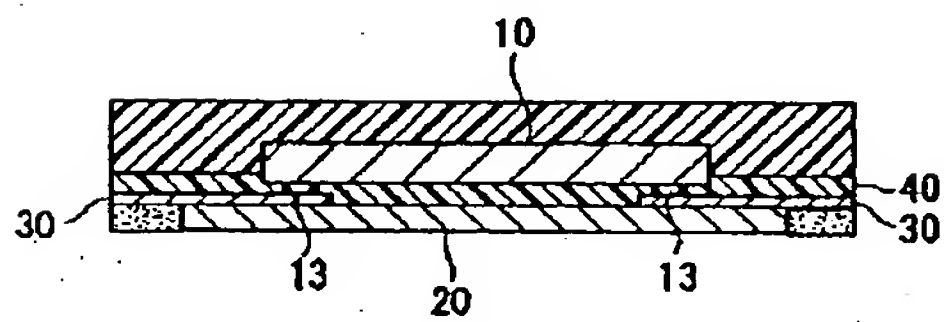


(C)

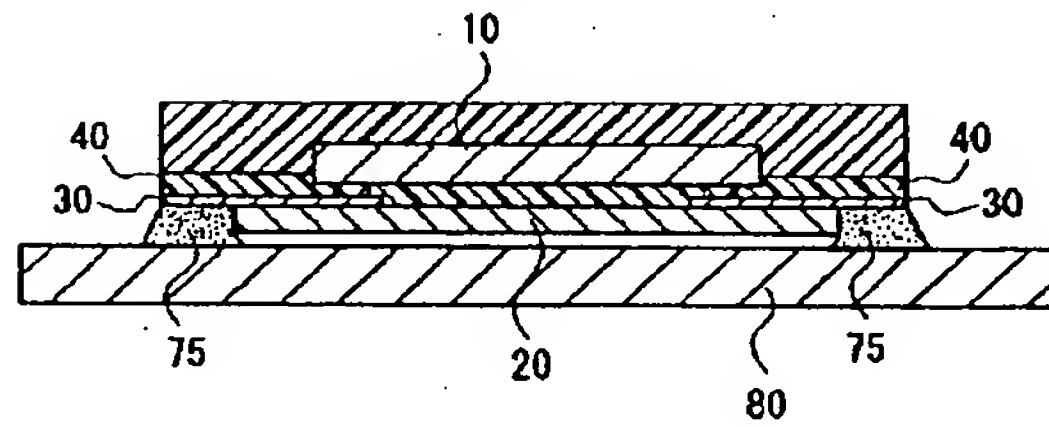


【図9】

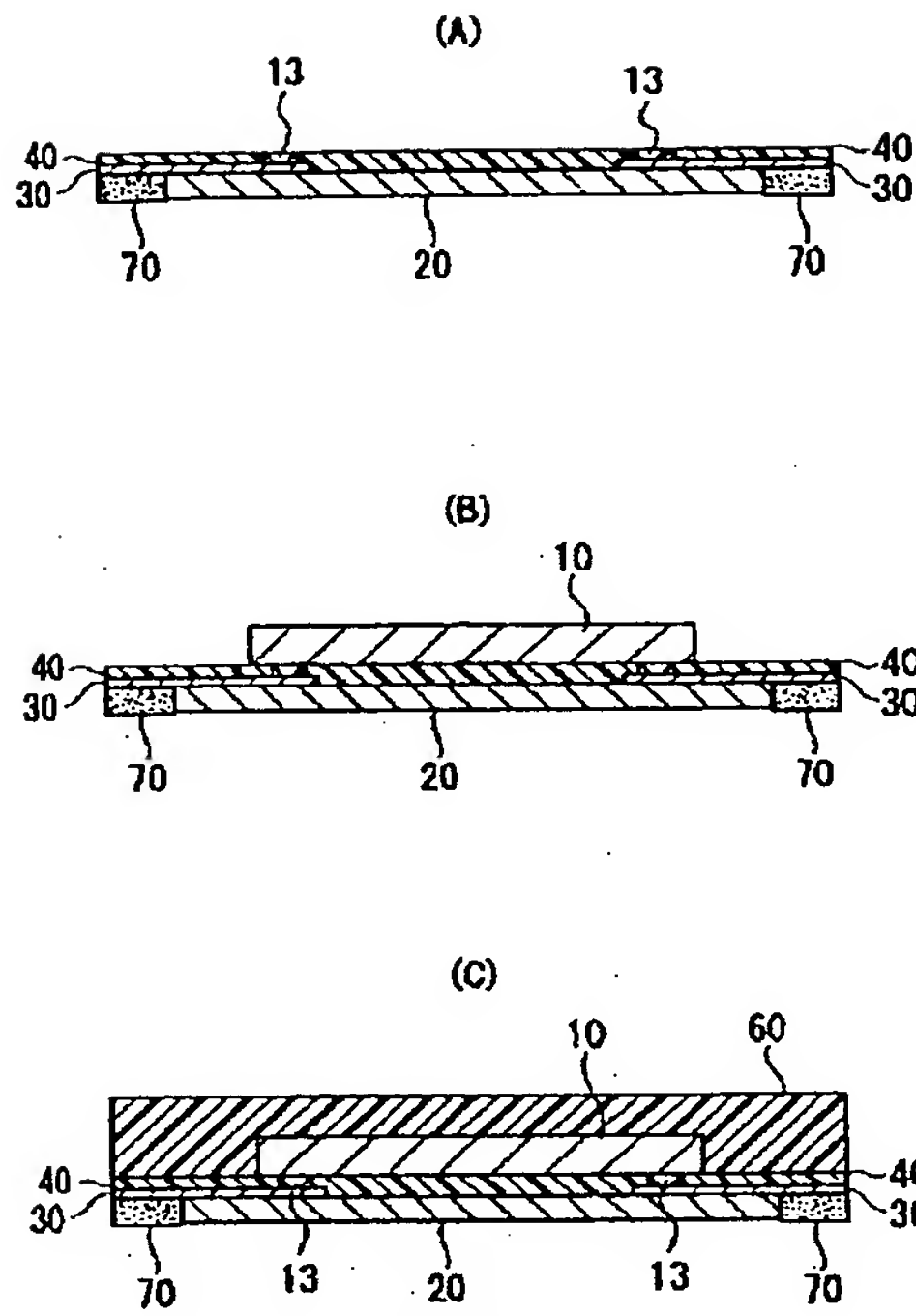
(A)



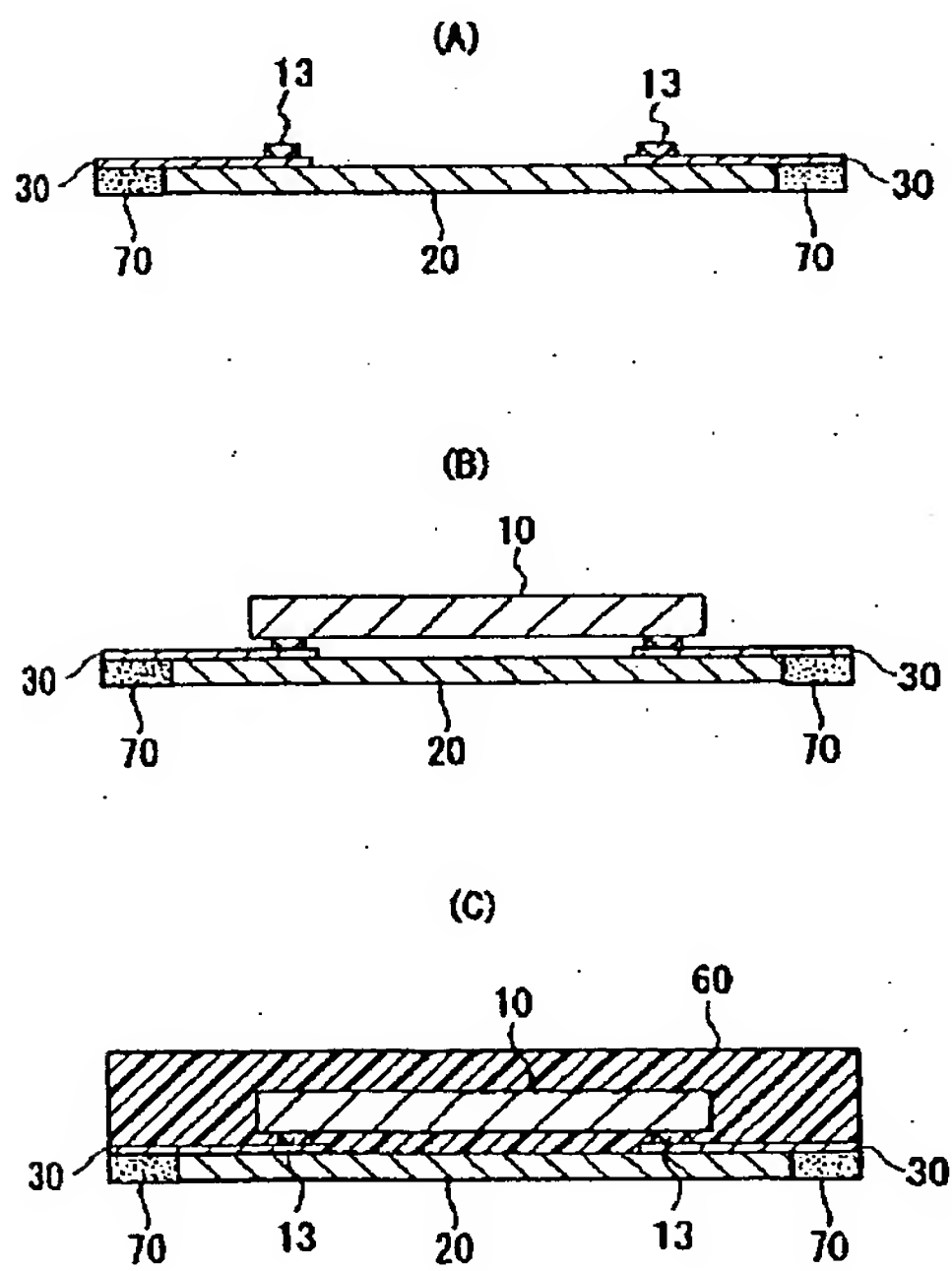
(B)



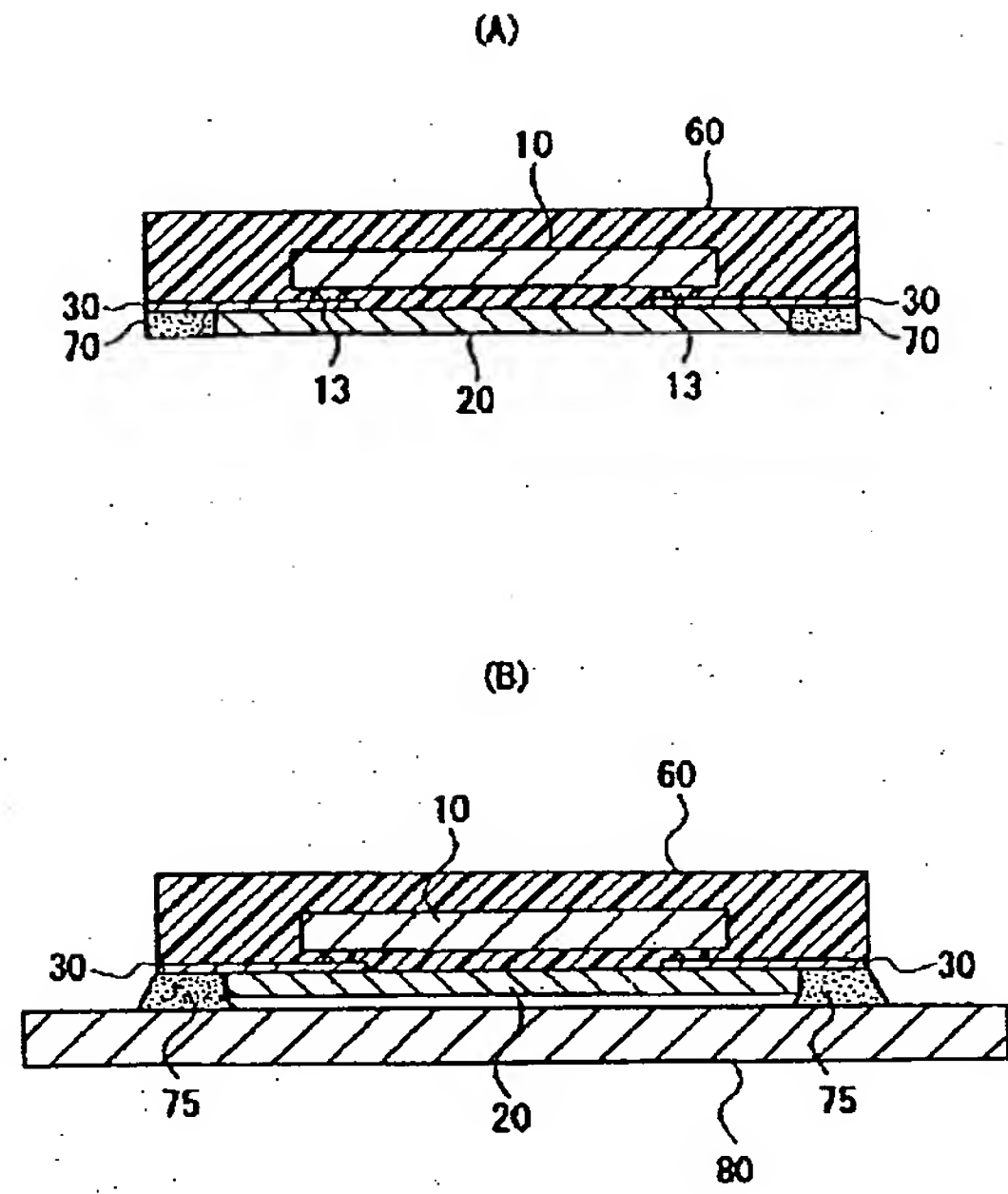
【図 10】



【図 12】



【図 11】



フロントページの続き

(72)発明者 細美 英一
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(72)発明者 小塩 康弘
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(72)発明者 大井田 充
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(72)発明者 長岡 哲也
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内

(72)発明者 永野 順也
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(72)発明者 黒須 篤
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(72)発明者 山方 修武
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(72)発明者 河合 薫
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内
(72)発明者 福田 昌利
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内

Fターム(参考) 4M109 AA02
5F061 AA01 CB02